

PRESSURE CONTACT-TYPE SEMICONDUCTOR DEVICE

PUB. NO.: 54-095183 [JP 54095183 A]

PUBLISHED: July 27, 1979 (19790727)

INVENTOR(s): ODATE MITSUO

APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 53-003125 [JP 783125]

FILED: January 13, 1978 (19780113)

INTL CLASS: [2] H01L-025/10

JAPIO CLASS: 42.2 (ELECTRONICS — Solid State Components)

JOURNAL: Section: E, Section No. 141, Vol. 03, No. 117, Pg. 127,

September 29, 1979 (19790929)

ABSTRACT

PURPOSE: To reduce the distortion applied to an element when an electrode is brought into contact with the element by pressure, by interposing a powder metallic layer with a particle diameter below 2.mu.m.

CONSTITUTION: A powder layer 7 with approximately 0.5 mm thickness is generated on the capacity bottom face of base electrode 2 and case 3. Element 1 is put on layer 7 so that electrode 13b may be at the top. Insulating ring 5 is inserted to leading-out electrode 4, and plate spring 6 is inserted. After that, the pressure over three times as large as the spring force of plate spring 6 is applied to solidify layer 7; and after the plate spring is fixed by a protrusion, a device is completed by welding and connection. In this structure, since powder layer 7 becomes a pressure buffering materials and the warp of element 1 is not reformed, element 1 is prevented from being affected by the distortion to a Si substrate and cracking. The thermal resistance and forward voltage drop are reduced.

において、被加工表面材および底面下を、鋼輪は粉末金属層に用いる粉末アルミニウムの粒子をせりぞれ示し、その底面は熱抵抗と粒子径との関係を示す特性であり、表面は削除圧縮下でとねりなどの溝を示す特性を有する。この四から明らかのように、粉末粒子径を2.0μ以下にすることにより半導体電子(1)とベース電極(2)との間の熱抵抗および削除圧縮下を低下させることもできる。

なお、上述した実施例では、粉末金属層を形成する粉末材料として2.0μ以下の粒子径をもつてアルミニウムを用いる場合についてはアーチ炉、焼成炉などからの余熱などを用いることによっても、また、本実例はダイヤード以外に半導体電子に主電極を加圧接続する際のツイリックスなどにも適用できることは勿論である。

以上は明したように、本発明による加圧接続が半導体装置にすれば、半導体電子と主電極との間R2.0μ以下の粒子径を有する粉末金属からなる

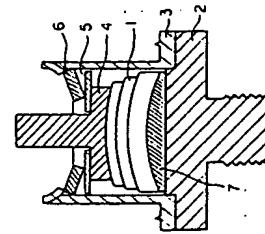
粉末金属層を介することによってこの粉末金属層が半導体電子に対して被加工材としての働きをもつて、半導体電子に加わるストレスを減少せらるこができるとともに、半導体電子と主電極との間Rによる熱抵抗および削除圧縮下を低減化することができるという効果がある。

4. 図面の圖記と説明

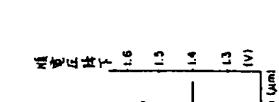
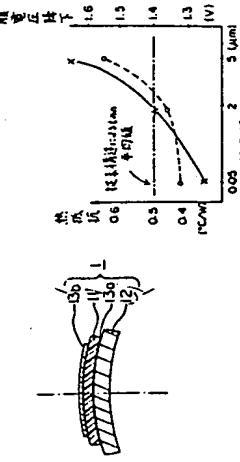
第1図は本発明を加圧接続がダイヤードを用いてときの一実例を示す送信の一端断面図、第2図は第1図に示す半導体電子の詳細断面図、第3図は第1図に示す半導体電子は試験で得られた熱抵抗および削除圧縮下の粉末金属層の粒子との関係を示す図である。

(1)……半導体電子、(2)……ベース電極(主電極)、(3)……ツイリックス、(4)……引出し電極(主電極)、(5)……底板リング、(6)……皿バネ、(7)……粉末金属層。

第1図



第2図



THIS PAGE BLANK (USPTO)